

P10-2001-103

Т.В.Беспалова, Н.М.Лустов, Д.А.Смолин

**ЭЛЕКТРОННЫЕ БЛОКИ
ДЛЯ МНОГОКАНАЛЬНЫХ СИСТЕМ РЕГИСТРАЦИИ
ЭКСПЕРИМЕНТАЛЬНЫХ ДАННЫХ**

Современные экспериментальные установки, создаваемые для исследований в области физики высоких энергий, широко используют разнообразные многоканальные координатные детекторы, обладающие высоким пространственным разрешением для выполнения высокоточных временных измерений. Этим объясняются требования к электронному оборудованию, производящему сбор, обработку и передачу информации с этих детекторов. При разработке электронной аппаратуры необходимо реализовывать следующие требования:

- максимальная многоканальность, достигаемая, в том числе, за счет увеличения плотности компоновки электронных элементов;
- максимальное быстродействие с учетом используемой элементной базы;
- максимальная надежность в получении достоверных результатов.

В работе описывается ряд электронных разработок, выполненных в отделении III Лаборатории физики частиц за период 1998 — 2000 гг. Электронные блоки различного назначения разработаны, изготовлены, настроены и в настоящее время используются в составе испытательных и экспериментальных установок, создаваемых в отделении.

В работе описываются блоки:

- РВВ-16 (*NIM*) — 16-разрядный регистр ввода — вывода;
- РВ-48 (*ECL*) — 48-разрядный входной регистр;
- ЦАП (4 . 10) — четыре 10-разрядных цифроаналоговых преобразователя;
- 4ДС — СТ5 — многофункциональный блок, содержащий четыре 9-разрядных счетчика и счетчик-таймер.

Регистр ввода — вывода РВВ-16 (*NIM*)

Блок содержит два 16-разрядных регистра $R_{вх}$ и $R_{вых}$, выполняющих функции двустороннего обмена информацией с внешними устройствами [1,2].

Электрические параметры всех внешних сигналов соответствуют стандарту *NIM*. Длительность входных сигналов не менее 10 нс. Выходные сигналы формируются либо в виде потенциала, либо в виде импульса длительностью 0,2 мкс.

Функциональная схема блока представлена на рис. 1.

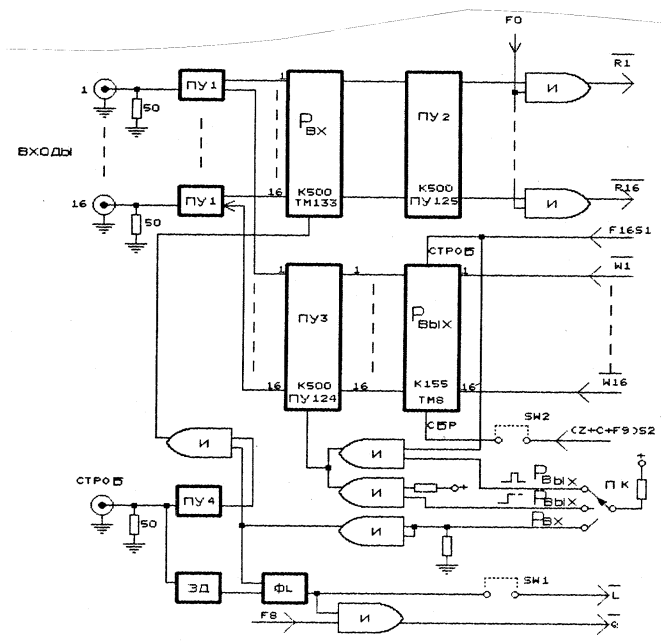


Рис. 1

Все внешние соединения осуществляются через коаксиальные разъемы 1-16 передней панели блока. Переключение направления передачи информации выполняется переключателем ПК, имеющим три положения и смонтированным на печатной плате блока. В положении переключателя «1» блок работает в режиме входного регистра $R_{вх}$, в положениях переключателя «2» и «3» — в режиме выходного регистра $R_{вых}$.

Каждый канал регистрации включает двунаправленный преобразователь уровней ПУ-1, преобразующий сигналы *NIM* в уровни *ECL* и обратно, и стробируемый элемент памяти.

При работе в режиме $R_{вх}$ в качестве запоминающих элементов используются быстродействующие логические *ECL* схемы K500TM133 [5], прием данных в которые производится по внешнему управляющему сигналу «Строб». При этом регистрируются все входные сигналы, уровень перекрытия которых с управляющим сигналом по длительности не менее 4 нс. Смена содержимого входного регистра производится последующим занесением с *ECL* регистра

информация после быстрого преобразователя уровней ПУ2 подается на шины чтения КАМАК [6].

Зарегистрированная в $R_{\text{вх}}$ информация после стробируемого преобразователя уровня ПУ3 поступает поразрядно на те же коаксиальные разъемы 1-16 либо в виде потенциалов (положение переключателя ПК «2»), либо в виде импульсов (положение переключателя ПК «3»).

Передача информации в ЭВМ осуществляется при наличии запроса на считывание *LAM*, формируемого по заднему фронту сигнала «Строб».

Управление считыванием и записью информации в блоке PBB-16 (*NIM*) выполняется с помощью стандартных команд КАМАК:

- *F0* и *F16* — чтение и запись информации;
- *F8* — проверка наличия запроса на считывание *LAM*;
- *Z*, *C*, *F9* — сброс выходного регистра.

При необходимости сигнал *LAM* и команда сброса ($F9+C=Z$)*S2* могут быть отключены от магистрали КАМАК снятием перемычек *SW1* и *SW2*, расположенных на печатной плате блока.

Блок выполнен в виде одинарной ячейки КАМАК шириной 17,2 мм. Потребление по цепи +6 В - 0,24 А; по цепи -6 В - 0,86 А; по цепи -24 В - 0,52 А.

Входной регистр PB-48 (*ECL*)

Блок предназначен для быстрого запоминания по 48 каналам регистрации дифференциальных сигналов *ECL* уровней. Использование дифференциальных сигналов *ECL* позволяет исключить одну из ступеней схемного преобразования уровней, что значительно повышает быстродействие и невосприимчивость схем к шумам, возникающим в линиях передачи информации. Для передачи сигналов *ECL* используются плоские кабели со скрученными парами проводников, разделяемые на 34-контактные разъемы типа 09.5234.7 (ЦЕРН) [7]. Использование плоских кабелей и разъемов, размещаемых непосредственно на печатных платах блоков, позволило существенно повысить плотность монтажных соединений, что особенно важно для входной быстродействующей части схемы. Передающие кабели могут иметь длину до 30 м.

Функциональная схема PB-48 (*ECL*) представлена на рис.2.

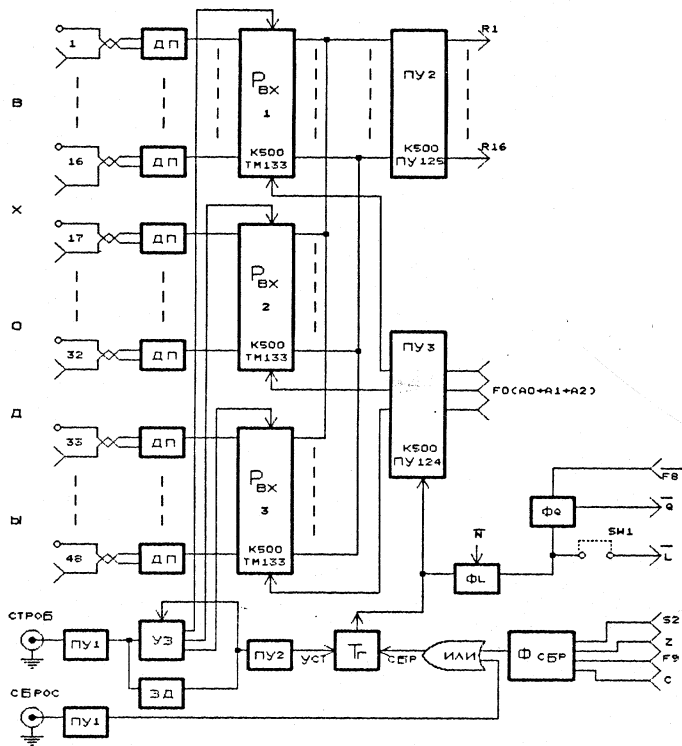


Рис.2

Дифференциальные сигналы подключаются к контактам 1 — 32 разъемов таким образом, что на нечетный контакт каждой пары подается положительный уровень сигнала, а на четный контакт, имеющий номер на единицу больше, — отрицательный (рис. 3).

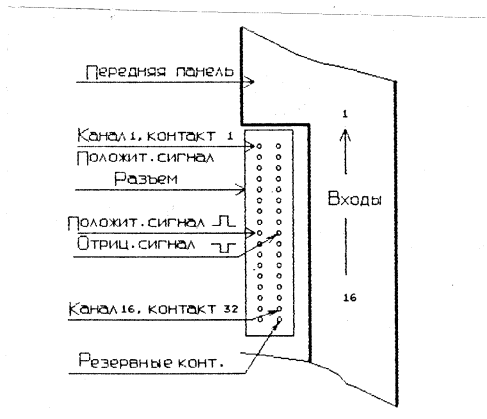


Рис.3

Логика работы блока РВ-48 основана на совпадении 48 входных сигналов с сигналом «Строб». Если совпадение входного с управляющим сигналом составит более 3 нс, то в разрядах регистра будет установлена логическая единица. Таким образом, при частоте повторения порядка 100 МГц длительность входных сигналов должна быть не менее 4 нс, а длительность сигнала «Строб» — не менее 3 нс [4].

Регистрируемые сигналы с разъемов поступают на входы дифференциальных приемников ДП и далее по внешнему сигналу «Строб» запоминаются в трех 16-разрядных регистрах $R_{вх1} — R_{вх3}$.

Схемы УЗ и ТГ обеспечивают временное разграничение между процедурами записи и считывания информации. По заднему фронту сигнала «Строб» блокируется схема управления записью УЗ, для исключения возможности смены регистрируемой информации во время ее считывания и формируется стандартный сигнал запроса на считывание *LAM*. Смена информации в регистре производится занесением новой информации.

Управление работой блока осуществляется стандартными функциями КАМАК:

- $F0(A0+A1+A2)$ — считывание информации с регистров $P1 — P3$;
- $F8$ — проверка наличия запроса на считывание *LAM*;
- $(F9+Z+C)S2$ — сброс схемы управления считыванием.

Блок представляет собой одинарную ячейку КАМАК шириной 17,2 мм.
 Потребление блока по цепи +6 В — 0,6 А; по цепи -6 В — 2 А.

Цифроаналоговый преобразователь — ЦАП (4 · 10)

Блок предназначен для преобразования 10-разрядного кода двоичного числа в аналоговый выходной сигнал и содержит четыре одинаковых 10-разрядных ЦАП [10]. Основной схемой служит микросхема К572ПА1. Временные характеристики блока соответствуют временным параметрам этой микросхемы.

Функциональная схема блока представлена на рис. 4.

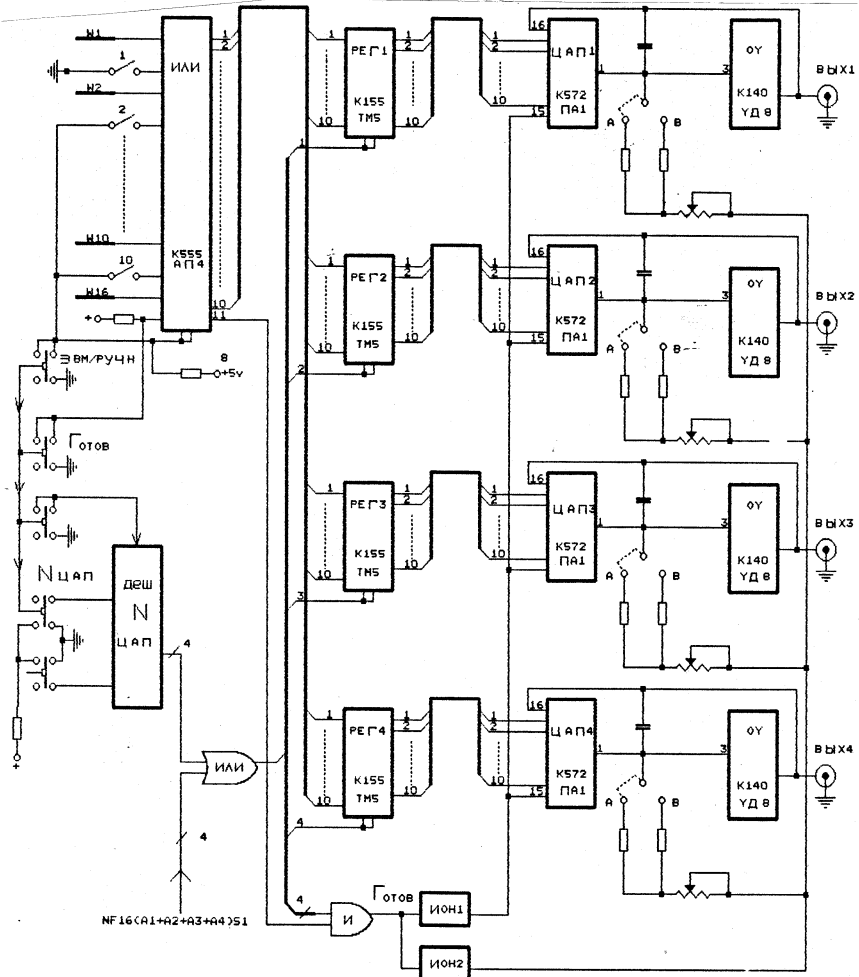


Рис. 4

Двоичный код подается в блок по шинам $W1$ — $W10$ и запоминается в регистрах $P1$ — $P4$, при этом наименьшему разряду соответствует шина $W1$. Полученные аналоговые сигналы выводятся на коаксиальные разъемы «Вых1» — «Вых4», находящиеся на передней панели блока. Основной диапазон выходных напряжений от 0 до +10 В обеспечивается источником опорного напряжения ИОН1. Существует возможность изменения диапазона выходных напряжений с помощью источника опорного напряжения ИОН2 и перемычек, расположенных на печатной плате блока. В положении перемычки «А» диапазон выходного напряжения составит от -5 до +5 В; в положении перемычки «В» — от -10 В до 0. Во всех диапазонах нулевому коду соответствует низший уровень напряжения, а коду 1024 — высший уровень напряжения.

Блок работает под управлением следующих команд КАМАК:

- $F16(A0+A1+A2+A3)$ — запись информации в регистры по шинам $W1$ — $W2$;
- $F16, W16=1$ — формирование сигнала «Готов».

Блок выполнен в стандартной ячейке КАМАК двойной ширины — 34,4 мм. Потребление блока составляет по цепи +6 В — 0,25 А; по цепи +24 В — 0,08 А; по цепи -24 В — 0,07 А.

Счетный блок 4ДС — СТ5

Функциональная схема 4ДС — СТ5 представлена на рис 5.

Блок содержит четыре независимых декадных счетчика ДС1 — ДС4 емкостью по девять декад каждый и пятый счетчик — таймер СТ5 той же емкости, работающий как измеритель времени. Все входные и выходные сигналы блока соответствуют стандарту *NIM*. Длительность входных сигналов не менее 10 нс. Счетчики ДС1 — ДС4 устойчиво работают на частоте до 85 МГц. В каждом из четырех счетчиков имеются переключатели вида работы П1 — П4, вынесенные на переднюю панель блока. В зависимости от положения этих переключателей счетчики работают либо в режиме «Счет» позволяющем считать все входные импульсы, либо в управляемом режиме, когда счет осуществляется только в течение управляющего сигнала «Строб».

В счетчиках ДС1 и ДС3 предусмотрено формирование выходных сигналов переполнения «Вых1» и «Вых3», вырабатываемых каждый раз при переходе

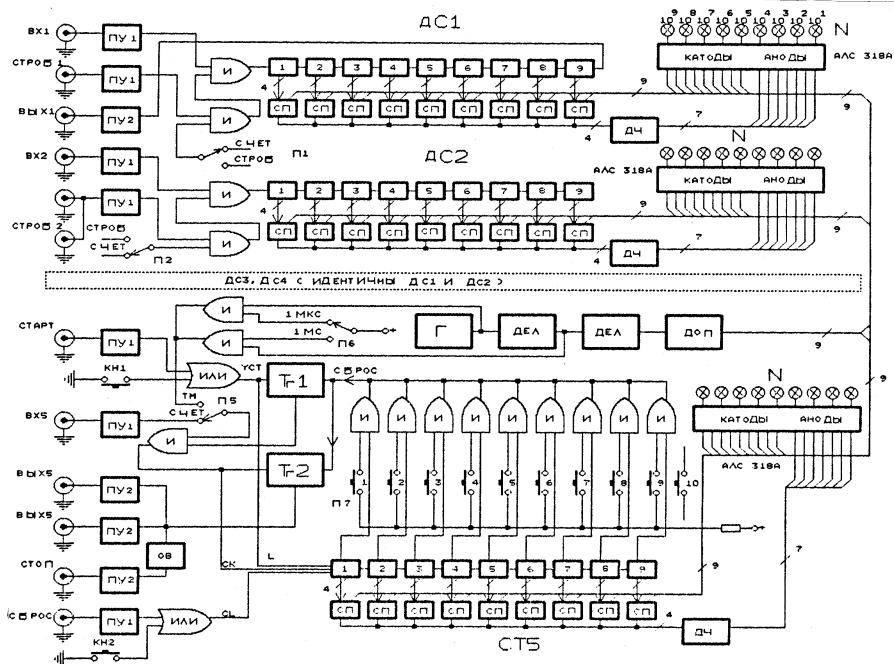


Рис.5

счетчиков из состояния максимального числа в нуль — (из «99999999» в «0»). Сигналы переполнения после формирования и преобразования в уровни *NIM* (преобразователь ПУ2) подаются на разъемы передней панели блока и используются для каскадирования счетчиков при необходимости увеличения их разрядности. Счетчики ДС2 и ДС4 имеют по два управляющих *NIM* входа, согласующихся с другими входами блока.

Входные сигналы счетчиков ДС1 — ДС4 после преобразователя уровней ПУ1 поступают на формирователи, выполненные на микросхемах К500ЛП115 [5]. В качестве первой декады счетчиков ДС1 — ДС4 используется микросхема серии К500ИЕ137. Последующие декады выполнены на микросхемах серии К155ИЕ9. Используемые в счетчиках ДС1 — ДС4 микросхемы имеют все управляющие входы и выходы, необходимые для создания многоразрядных

счетчиков, работающих в синхронном режиме. Это исключает набег задержки сигналов от разряда к разряду.

Пятый счетчик-таймер СТ5 предназначен для измерения интервалов времени путем пересчета числа импульсов, поступающих на разъем «Вх5» за время установленного счетного диапазона N . Все девять разрядов счетчика СТ5 выполнены на микросхемах К155ИЕ9. Режим работы счетчика синхронный. Максимальная частота счета 30 МГц. Длительность входных импульсов — не менее 20 нс [3].

В любом режиме СТ5 начинает работать по сигналу «Старт», представляющему собой либо внешний сигнал уровня *NIM*, либо сигнал, сформированный от кнопки КН-1, расположенной на передней панели блока. Причем по переднему фронту сигнала «Старт» производится первоначальная установка СТ5 в «0». По входу счетчик-таймер может работать либо в режиме пересчета импульсов от внешнего источника (режим «Счет»), либо от импульсов внутреннего тактового генератора (режим ТМ). Переключение источника пересчитываемых импульсов осуществляется переключателем П5. Частота внутреннего генератора, равная 1 МГц, может снижаться с помощью 4-разрядного делителя частоты, выполненного на микросхемах К155ИЕ9. В результате в режиме работы от внутреннего генератора на вход СТ5 могут подаваться импульсы либо с частотой 1 МГц (1 мкс), либо — 100 кГц (1 мс). Переключение длительности пересчитываемых импульсов осуществляется переключателем П6. Формирование временного интервала заданной длительности производится с помощью логической схемы БЛ, представленной на рис.6.

Схема включает быстродействующие логические элементы ОВ1, ОВ2, ТГ1, ТГ2, а также переключатель счетных диапазонов П7. Длительность временного интервала пропорциональна числу импульсов, сосчитанных СТ5 в интервале между задним фронтом сигнала «Старт» и сигналом переполнения с любой из девяти декад, выбранных П7. Счетные диапазоны, устанавливаемые П7, соответствуют выражению $N = 10^n \text{ мкс (мс)}$, где $n = 1—9$. Импульсы заданной длительности после преобразования в уровни *NIM* подаются на sdвоенные разъемы на передней панели блока в виде сигналов «Вых5».

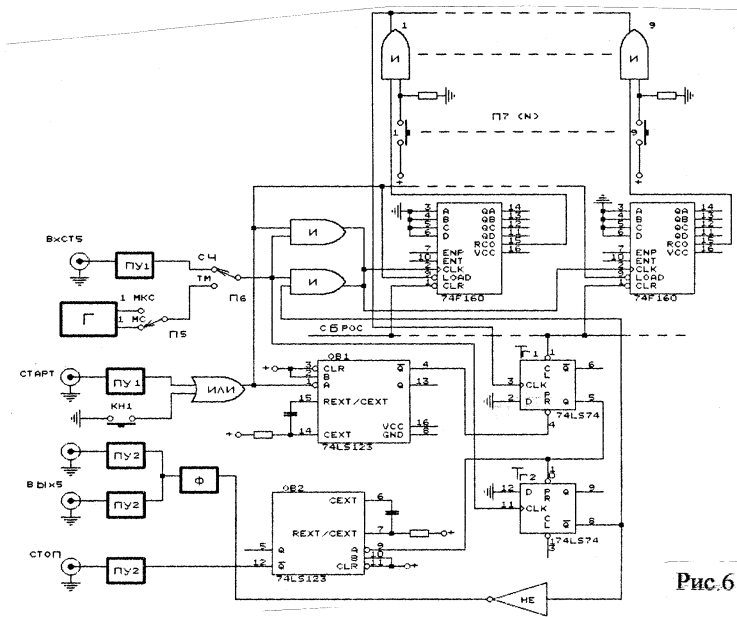


Рис.6

По заднему фронту этих сигналов формируется сигнал «Стоп». Сигнал «Сброс» уровня *NIM* и длительностью не менее 10 нс подается извне на одноименный разъем или формируется кнопкой КН-2.

Все пять счетчиков блока 4ДС — СТ5 снабжены собственными индикаторами состояния счета, представляющими собой полупроводниковые девятиразрядные цифровые индикаторы с общим катодом типа АЛС318А [8,9]. Выбор комбинации сегментов цифр и переключение разрядов индицируемого числа осуществляется схемой коммутации, включающей уже имеющийся тактовый генератор Г с 4-декадным делителем частоты ДЕЛ, а также дешифратором опроса декад ДОП и дешифратором выбора числа ДЧ. Четкая визуализация индицируемого числа достигается при снижении частоты коммутации до 1 кГц.

Дешифратор опроса декад выполнен на микросхемах К155ИД10. Он преобразует двоично-десятичный код с делителя частоты в позиционный код выбора декады. Этот код подается на катоды индикаторов АЛС318А для поочередного их сканирования. Одновременно стробируются схемы пропускания СП (рис.4), подающие код индицируемой декады на дешифратор

выбора числа. Дешифратор выбора числа выполнен на микросхеме КР514ИД1. Он преобразует двоично-десятичный код индицируемой декады в семисегментный код числа, который подается на аноды АЛС318А для воспроизведения цифр от «0» до «9».

Конструктивно блок 4ДС — СТ5 выполнен в стандарте КАМАК. Ширина блока, равная 68,8 см, занимает в крейте четыре станции с выходом на разъемы двух станций. Потребление блока по шине +6 В — 3,7 А; по шине -6 В — 1,3 А.

Возможные применения блока 4ДС — СТ5

Предусмотренные в блоке возможности гибкого переключения вида работы и различные способы соединения счетчиков друг с другом и с внешним оборудованием позволяют использовать его для широкого круга физических измерений.

1. Многоразрядный (до 18 декад) счетчик

Многоразрядный счетчик работает как в режиме свободного пересчета входных импульсов, так и в управляемом режиме по сигналу «Строб». В качестве управляющих сигналов для счетчиков ДС1 — ДС4 могут использоваться сдвоенные сигналы «Вых5» счетчика СТ5. Сдвоенные входы управляющих сигналов «Строб2» и «Строб4» в счетчиках ДС2 и ДС4 позволяют организовывать одновременный старт всех пяти счетчиков блока.

2. Делитель частоты

В СТ5 выход «Стоп» соединяется с входом «Старт». Переключателем П7 устанавливается требуемый счетный диапазон N . При этом счетчик СТ5 может работать как от внешнего источника импульсов, так и от внутреннего генератора Г с выбранной частотой импульсов (переключатели П5, П6). После пуска от кнопки КН1 на сдвоенных разъемах «Вых5» СТ5 получим неограниченную последовательность импульсов, поделенных в N — раз.

3. Генератор задержанных импульсов

В СТ5 переключателями П5 и П6 устанавливается режим ТМ — работа от внутреннего генератора, с любой из имеющихся длительностей импульсов t_n (1 мкс/1 мс). Переключателем П7 выбирается любой счетный диапазон N . После подачи сигнала «Старт» между задним фронтом этого сигнала и передним

фронтом сигнала «Стоп» будет сформирован импульс, равный продолжительности задержки $T_z = Nt_n$. При этом импульс, равный величине задержки, появится на разъемах «Вых5», а задержанный импульс — на разъеме «Стоп». Выбранная конфигурация СТ5 обеспечивает диапазон задержек от 10 мкс до 11,5 суток.

4. Измеритель частоты входных импульсов

В СТ5 переключателями П5 и П6 устанавливается режим работы от внутреннего генератора (ТМ) при любой длительности импульсов t_n (1 мкс/ 1 мс) и при любом счетном диапазоне N (П7). При таких установках суммарное время работы СТ5 после сигнала «Старт» составит $T_{сум} = Nt_n$ и импульс с длительностью $T_{сум}$ появится на сдвоенных разъемах «Вых5». Если на входы счетчиков ДС1 — ДС4 подать измеряемую частоту, а на входы «Строб1» — «Строб4» — сигналы со сдвоенных разъемов «Вых5», то индикаторы всех счетчиков покажут число импульсов внешней частоты $M_{вн}$ сосчитанные счетчиками ДС1 — ДС4 за время $T_{сум}$. При этом частота внешних импульсов будет равна $F_{вн} = M_{вн}/Nt_n$. Не следует забывать, что при любых измерениях частоты периодических сигналов всегда существует некоторая неопределенность, связанная с отсутствием синхронизации между управляющими сигналами и внешними импульсами, частота которых измеряется. Эта неопределенность выражается в том, что один импульс будет либо сосчитан, либо не сосчитан счетчиком. При постоянной частоте внешних импульсов неопределенность будет снижаться с увеличением счетного диапазона N или, при постоянном счетном диапазоне, с увеличением частоты внешних импульсов.

В заключение авторы выражают благодарность В.С. Хабарову за полезные консультации и содействие при выполнении работ А.П. Дергунову, В.И. Гурскому и Н.Я. Калинкину за помощь в работе по изготовлению аппаратуры и Н.С. Головой за помощь в оформлении публикации.

В настоящее время разработанная аппаратура используется в составе испытательных стендов, работающих по программе **CMS (CERN/LHC)**.

Список литературы

1. Антюхов В.А. и др. Сообщение ОИЯИ 10-11-636, Дубна, 1978.
2. Антюхов В.А. и др. Сообщение ОИЯИ 10-80-650, Дубна, 1980.
3. Вьонг Дао Ви и др., Сообщение ОИЯИ 10-81-755, Дубна, 1981.
4. Журавлёв Н.И. и др., Сообщение ОИЯИ P10-88-937, Дубна, 1988.
5. MOTOROLA MECL INTEGRATED CIRCUIT, Motorola Inc. 1978.
6. Виноградов В.И. и др. Рекомендации КАМАК для программно-управляемых структур, ЛИЯФ, АН СССР, Л., 1973.
7. CERN, EP Electronics, Note 79-01.
8. Васерин Н.Н. и др., Применение полупроводниковых индикаторов, М.: Энергоатомиздат, 1991.
9. Пароль Н.В. и др., Знакосинтезирующие индикаторы и их применение, М.: Радиосвязь, 1988.
10. Антюхов В.А. и др. Сообщение ОИЯИ 10-82-844, Дубна, 1982.

Рукопись поступила в издательский отдел
22 мая 2001 года.

Беспалова Т.В., Лустов Н.М., Смолин Д.А.

P10-2001-103

Электронные блоки для многоканальных систем регистрации экспериментальных данных

Представлены результаты разработок электронной аппаратуры для многоканальных систем сбора данных, выполненных в отделении III Лаборатории физики частиц за период 1998–2000 гг. Приведены основные технические характеристики разработанных блоков. Особое внимание уделено достижению максимальной многоканальности, быстродействия и достоверности результатов. Использование схем быстрой логики и соответствующих конструктивных решений позволило осуществить регистрацию сигналов длительностью 4–8 нс с частотой до 100 МГц. Проиллюстрированы все основные принципиальные решения, рассмотрены возможные применения созданной аппаратуры для широкого круга физических измерений.

Работа выполнена в Лаборатории физики частиц ОИЯИ.

Сообщение Объединенного института ядерных исследований. Дубна, 2001

Перевод авторов

Bespalova T.V., Loustov N.M., Smolin D.A.

P10-2001-103

Electronic Blocks for Multichannel Data Acquisition Systems

The paper presents the results of development of the electronic apparatus for multichannel data acquisition systems, obtained in the Division III at the Laboratory of Particle Physics in 1998–2000. The main technical characteristics and properties of the developed blocks are given in the description. A special attention is paid to an opportunity of reaching the maximal number of channels, a high data transmission rate and reliability. The application of fast logic chips and the corresponding constructive solutions allowed the authors to achieve the opportunity of registering the signals of 4–8 ns duration, with the frequency up to 100 MHz. All the principle solutions have been illustrated and possible applications of the constructed electronic blocks have been considered for a wide range of physical experiments.

The investigation has been performed at the Laboratory of Particle Physics, JINR.

Communication of the Joint Institute for Nuclear Research. Dubna, 2001

Редактор Е.Ю.Шаталова. Макет Н.А.Киселевой

Подписано в печать 07.06.2001
Формат 60 × 90/16. Офсетная печать. Уч.-изд. листов 1,26
Тираж 300. Заказ 52697. Цена 1 р. 52 к.

Издательский отдел Объединенного института ядерных исследований
Дубна Московской области